

Казанский Федеральный Университет  
Институт физики

Ивойлов Н.Г., Хрипунов Д.М.

# **Микроэлектроника**

Конспект лекций и практикум

часть 2

Казань 2011

# 1. Сумматоры

Все арифметические действия сводятся к четырём действиям: сложение и вычитание, умножение и деление. Причём, производимые по известным правилам, три из них сводятся к комбинации сложений. Поэтому сложение, и аппаратура, его производящая, имеет в вычислительной технике особенно большое значение.

Будем говорить о целых числах.

Без специальных оговорок, N-разрядное двоичное число представляет целое число в диапазоне от 0 до  $2^{N-1}$ . Если нужно представить число со знаком, само двоичное число становится кодом, представляющим реальное (целочисленное, являющееся собственно значением) число.

Диапазон представляемых кодами чисел без знака разбивается на два поддиапазона. Один из них представляет положительные числа, а другой – отрицательные. Разбиение производится таким образом, чтобы принадлежность к поддиапазону определялась максимально просто. Обычно признаком является старший разряд кода. Использование такого кодирования позволяет говорить о старшем разряде как о знаковом, хотя, в общем, код трактуется как число без знака. Существует несколько кодировок. В каждой из них положительные числа и ноль представляются одинаково – самим числом. Отрицательные числа кодируются по-разному.

## Прямой код

$$X_{\text{пр}} = 2^{N-1} + |X|$$

Старший разряд определяет знак числа. Остальные разряды представляют модуль числа. Подобное представление является наглядным.

**Табл. 1.1. Прямой код.**

Число	3, ст. разряд	2	1	0, мл. разряд
2	0	0	1	0
1	0	0	0	1
0	0	0	0	0
-1	1	0	0	1
-2	1	0	1	0

**Обратный код**

$$X_{\text{обр}} = 2^N - 1 - |X|$$

По определению, обратный код отрицательного числа представляет собой дополнение модуля исходного числа до наибольшего числа без знака, помещающегося в разрядную сетку. В связи с этим получение обратного кода двоичного отрицательного числа сводится к получению инверсии n-разрядного кода модуля этого числа.

**Табл. 1.2. Обратный код**

Число	3, ст. разряд	2	1	0, мл. разряд
2	0	0	1	0
1	0	0	0	1
0	0	0	0	0
-1	1	1	1	0
-2	1	1	0	1

**Дополнительный код**

$$X_{\text{доп}} = 2^N - |X|, \text{ где } N - \text{разрядность двоичного представления.}$$

Дополнительный код отрицательного числа может быть получен из обратного путем прибавления 1 к младшему разряду обратного кода.

**Табл. 1.3. Дополнительный код.**

Число	3, ст. разряд	2	1	0, мл. разряд
2	0	0	1	0
1	0	0	0	1
0	0	0	0	0
-1	1	1	1	1
-2	1	1	1	0

Как правило, арифметический модуль работает с двоичным дополнительным кодом, так как при его использовании операция алгебраического сложения сводится к сложению арифметическому

**Сумматором** называется узел ЭВМ, выполняющий арифметическое суммирование кодов чисел. Обычно сумматор представляет собой комбинацию одноразрядных суммирующих схем.

При сложении двух  $n$ -разрядных чисел  $A$  и  $B$  результат может быть  $n+1$ -разрядным. возникающий дополнительный разряд называют разрядом переноса  $P$ . При построении многоразрядного сумматора, разряд переноса  $P$  предыдущего разряда является третьим слагаемым  $P_0$  следующего разряда. Итак, в общем случае сумматор – схема с тремя входами и двумя выходами.

Составим таблицу истинности.

**Табл. 1.4. Таблица истинности  
одноразрядного сумматора.**

Перенос из младшего разряда $P_0$	Первое слагаемое $A_i$	Второе слагаемое $B_i$	Сумма $S_i$	Перенос в старший разряд $P$
0	0	0	0	0
0	1	0	1	0
0	0	1	1	0
0	1	1	0	1
1	0	0	1	0
1	1	0	0	1
1	0	1	0	1
1	1	1	1	1

$$S = \bar{A} \bar{B} P_0 + A \bar{B} \bar{P}_0 + A \oplus B \oplus P_0 = A \oplus B \oplus P_0;$$

$$P = A \bar{B} P_0 + A B P_0 + A B \bar{P}_0 = (A \oplus B) P_0 + A B,$$

где  $\oplus$  – операция исключающее или.  $A \oplus B = \bar{A} B + A \bar{B}$ .

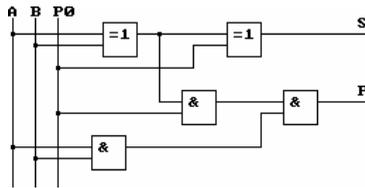


Рис. 1.1. Схема полного сумматора

Схема достаточно сложная. На практике полный сумматор обычно строят из двух полусумматоров.

Полусумматор – сумматор, не учитывающий перенос из предыдущего разряда.

**Табл. 1.5. Таблица состояний полусумматора:**

A	B	S	P
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$$S = A \bar{B} + \bar{A}B = A \oplus B$$

$$P = AB$$

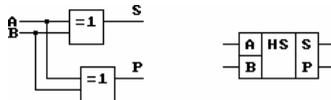


Рис. 1.2. Схема полусумматора

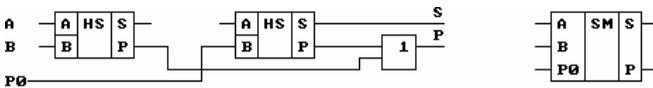


Рис. 1.3. Схема полного сумматора, построенного из двух полусумматоров, и обозначение полного сумматора

Многоразрядный сумматор может быть составлен из одnorазрядных сумматоров, число которых равно числу разрядов слагаемых. При этом результат переноса распространяется от младших разрядов к старшим.

По характеру распространения переноса различают следующие виды сумматоров:

- с поразрядным последовательным переносом;
- с параллельным одновременным переносом;
- с групповым переносом.

*Сумматоры с поразрядным последовательным переносом.* В сумматорах этого типа перенос распространяется последовательно от разряда к разряду по мере образования цифр суммы в каждом разряде. Поэтому в худшем случае время распространения переноса составит

$t_{пер} = t_1 \times n$ , где  $t_1$  – время распространения переноса в одном разряде,  $n$  – число разрядов сумматора. Данный тип сумматоров наиболее прост с точки зрения схемы цепей распространения переноса, но имеет сравнительно низкое быстродействие

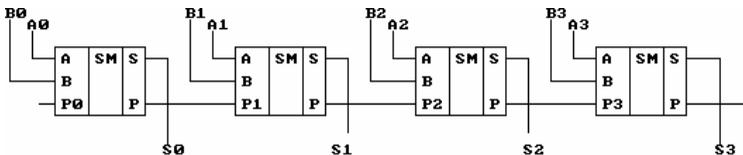


Рис. 1.4. Сумматор с последовательным переносом

*В сумматорах с параллельным одновременным переносом* выход переноса формируется комбинационной логикой одновременно для всех разрядов. Такие сумматоры являются сложными схмотехническими устройствами, позволяя, однако, получать максимальное быстродействие схемы сложения.

Компромиссным вариантом является сумматор с групповым переносом, где выход переноса формируется одновременно для группы бит, и затем распространяется последовательно между группами.

### Задания

1. а) Определить по рис. количество базовых логических элементов ИЛИ-НЕ, необходимых для построения двух- и четырёхразрядного

сумматора с последовательным переносом. Определить быстродействие схемы – задержку распространения сигнала в единицах времени задержки одного элемента.

б) Определить необходимое количество базовых логических элементов ИЛИ-НЕ, необходимых для построения аналогичных сумматоров с использованием постоянного запоминающего устройства (ч. 1, п. 2.3.). Определить быстродействие схемы.

2. По карте ПЗ-3, на плате ПЗ стенда ОАВТ провести исследование сумматора.

Данные вводятся переключателями SA1-SA4. Один операнд фиксируется в регистре RG, второй используется непосредственно.

Суммирование производить с учётом сигнала переноса SB3.

а) Произвести сложение чисел, заданных преподавателем.

б) Произвести вычитание чисел, заданных преподавателем, предварительно переведя вычитаемое в дополнительный код.

Проверить результаты преобразованием в десятичный вид.

### **Контрольные вопросы**

1. Назначение представления чисел кодами.
2. Представление числа в прямом, обратном, дополнительном кодах.
3. Значение сумматора в цифровой арифметике
4. Назначение сумматора.
5. Полусумматор
6. Организация распространения сигнала переноса между разрядами.

## 2. Системная шина и оперативная память

### Системная шина

Любая электронно-вычислительная машина обычно состоит из большого количества блоков, между которыми должна осуществляться передача данных.

При топологии соединений типа точка-точка, любая система получается сложной и уникальной. Существенно усложняется задача модернизации системы.

Для упрощения работы применяется параллельное соединение линий данных всех устройств и так называемое распределённое мультиплексирование – система, при которой отсутствует какой-либо централизованный коммутатор, и устройства выполняют логическое подключение к каналу сами. В один момент времени только одно устройство должно являться источником данных. Получателем данных чаще всего является тоже только одно устройство. Такой способ взаимодействия называется общей шиной. Для обеспечения согласованной работы всех устройств на шине обычно применяется специальный блок – контроллер шины.

При работе нескольких устройств на шине, для их различения, все устройства пронумерованы, номер устройства называется его адресом. Разные части одного устройства должны иметь свои адреса.

Для осуществления обмена данными набор линий должен включать группу, задающую адрес устройства на шине, и группу, по которой передаются собственно данные. Отдельные линии говорят устройствам о требуемой операции – чтении данных контроллером с устройства, или записи в устройство. В последнюю группу могут входить линии тактовых сигналов, задающие скорости работы устройств, другие системные сигналы. Поэтому любая шина вообще обычно делится на несколько частей, называемых шиной адреса, шиной данных и шиной управления соответственно.

Исторически сложилось так, что в любой вычислительной системе есть два вида устройств хранения информации – памяти. Собственно память и регистры ввода-вывода. Регистры используются для управления

какими-либо физическими устройствами, для чего каждый регистр имеет выход на или вход с соответствующего устройства. Сегодня такое деление условно. Память, установленная на устройстве, часто используется как буфер для взаимодействия устройства с остальной системой. Например, видеопамять одновременно используется не только как собственно память, но и участвует в построении изображения на мониторе.

Для удобства использования, память и устройства ввода-вывода имеют раздельную адресацию – разные линии разрешения чтения и записи для памяти и устройств ввода-вывода.

Каждая шина имеет такие свойства, как «ширина» – количество бит данных. Обычно это число кратно восьми – 8, 16 или 32 бита и так далее. Скорость работы шины подразумевает конечное время взаимодействия двух устройств на шине. На некоторых шинах медленные устройства могут замедлить скорость обмена данными подачей специального сигнала необходимости ожидания контроллеру.

Термин «Максимальная производительность» шины подразумевает максимальную скорость обмена данными по шине. При расчёте берётся ширина канала данных в байтах и умножается на частоту, с которой устройства обмениваются данными. Реальная же максимальная производительность составляет от 30 до 95% от теоретической.

Каждая шина подразумевает наличие стандарта на физический способ подключения к ней – вид разъёма для устройств. Часто в составе шины есть линии, по которым на устройства подаётся питание. Соответственно, есть требования по нагрузочной способности шины – ёмкости и силе тока входов устройств, максимальное потребление энергии одним устройством и/или всех устройств. Для шин «с изменяемой геометрией» обязательным условием является соблюдение стандарта на длину и свойств кабелей.

**Табл. 2.1. Примеры стандартных шин**

Название *	Разрядность данных, бит	Частота, МГц	Производительность, МБ/с	Количество линий	Количество устройств	Длина кабеля, м
ISA-8	8	8	4	62	4-8	—
ISA-16	16	8-16	8	98	4-8	—
PCI	32, 64	33, 66	133-533	124	1-4	—
SCSI	8	5	5	50	8	25
Ultra Wide SCSI	16	20	40	68	4-16	3

\* Industry Standard Architecture – системная шина IBM PC компьютеров

Peripheral Components Interconnect

Small Computer System Interface, интерфейс жёстких дисков

С ростом частот работы аппаратуры, растут требования к идентичности свойств проводников шины. Большое количество линий передачи требует затраты большого количества энергии сигнала, соответственно, мощности источников сигнала. Становятся ощутимы наводки одной линии на другие. Для обхода этих проблем, наметился переход от многопроводных параллельных шин к последовательным. В дисковой подсистеме компьютеров – это стандарт SATA – Serial ATA, в шинах на системных платах – появился стандарт PCI Express, электрическая реализация которого представляет собой несколько последовательных линий передачи данных, так называемых каналов. Коммутация устройств на шине (теперь – на шинах) производится контроллерами. Программная же логика работы контроллеров обоих стандартов изменилась мало.

## **Оперативная память**

### **2.1. Классификация памяти.**

Память – устройство хранения данных в вычислительной системе. Минимальная ёмкость устройства памяти – один бит, ячейка, которая может хранить логический ноль, или единицу.

Память подразделяется по нескольким признакам: по возможности сохранять своё состояние при отключении источника питания, по способу доступа – произвольному или блоками, по скорости доступа, по принципу устройства.

Для хранения информации используются электрический и магнитный способы записи. Используется свойство конденсаторов накапливать заряд или же ферромагнетиков – помнить состояние намагниченности. Память с подвижным носителем использует механическое перемещение хранилища информации относительно устройства считывания. Меньшая скорость доступа окупается гораздо большей ёмкостью подобных устройств. Возможно построение элемента памяти на триггере любой серии логических микросхем. В этом случае элементы памяти наследуют все свойства применённой логики.

Память, использующая электростатические ячейки, может быть выполнена на сегнетоэлектриках. Она может хранить данные без питания и имеет большое количество циклов перезаписи. Её широкое применение ограничивает лишь относительно большой геометрический размер ячейки.

Другой вид электростатической памяти – FLASH памяти, выполнен на конденсаторах с обычным диэлектриком. Область накопленного заряда соединена с затвором полевого транзистора для считывания информации. Основной недостаток такой памяти – принципиально ограниченное количество циклов записи ввиду старения диэлектрика.

### **2.2. Оперативная память.**

Оперативной называется память с малым временем доступа и значительной информационной ёмкостью, это основная рабочая память вычислительной системы. К ней обычно не предъявляются требования

энергонезависимости. Соответственно, термин «количество циклов записи» к оперативной памяти вообще неприменим. Для обозначения такой памяти используется аббревиатура RAM – random access memory и ОЗУ – оперативное запоминающее устройство. Рассмотрим типы памяти, претендующие на использование в качестве оперативной.

### 2.3. Статическая память.

Максимальную скорость, как и максимальное энергопотребление на максимальной рабочей частоте, имеет статическая память. На сегодня она чаще всего выполняется по КМОП технологии. На КМОП памяти строятся системы так называемой сверхоперативной памяти – регистров, памяти внутри процессоров, и кеша, теневой памяти, хранящей копию основной оперативной памяти, наиболее часто востребованных её участков.

Та же КМОП память имеет минимальное энергопотребление в режиме хранения без обращения к ней. (В таком режиме используется память с питанием от батарейного источника для хранения информации при выключенном устройстве).

Сочетание этих свойств делает ценным использование КМОП памяти на микроконтроллерах, небольших, функционально законченных вычислительных системах, как оперативной.

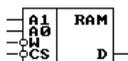


Рис. 2.1. Обозначение микросхем памяти.

Обозначение большинства вариантов статической памяти приведено на рис. 2.1. Здесь A0, A1 – выходы шины адреса, W – разрешение записи, CS – crystal select – выбор данной микросхемы. Вывод данных D – двунаправленный с третьим состоянием.

**Табл. 2.1. Состояние статической памяти.**

Вывод	W	CS	D
Хранение	1	1	Произвольное состояние
Чтение	1	0	Данные из памяти
Запись	0	0	Данные для записи в память

Подобная система позволяет просто строить из микросхем модули памяти большой ёмкости.

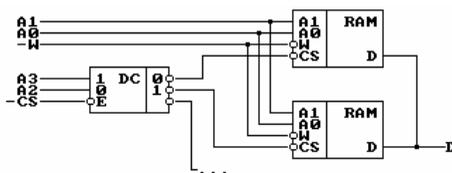


Рис. 2.2. Пример каскадирования модулей памяти.

## 2.4. Динамическая память.

Оказалась очень удобной в применении память, также использующая электростатический принцип записи. Но вместо усилий по сохранению заряда на конденсаторе, используется принцип его регенерации. Для этого вся память регулярно опрашивается своим контроллером, и сразу же за циклом считывания производится цикл записи в ячейку. Поэтому такая память получила название динамической. Заряд восстанавливается и при обращении к ячейке. При умеренном энергопотреблении, динамическая память имеет компактный размер ячейки, что позволяет делать микросхемы очень большой ёмкости при достаточно малых временах доступа.

В отличие от статической памяти, у динамической шина адреса логически разделена на две части, адресующие строки и столбцы конденсаторов в массиве данных. Сигналы по линиям CAS и RAS защелкивают части адреса своих регистров.

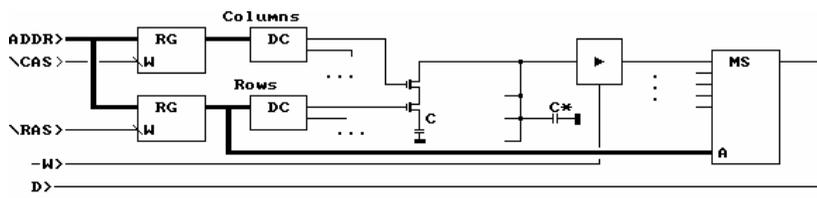


Рис. 3.3. Устройство динамической памяти. C – запоминающий конденсатор, C\* – ёмкость соединительного провода.

Конденсаторы образуют двумерную матрицу. На каждом столбце матрицы есть свой усилитель чтения-записи. При чтении ячейки, конденсатор подключается к усилителю чтения-записи. Заряд на нём делится между самим конденсатором и ёмкостью соединительной шины. При любом обращении напряжение уменьшается, и должно быть восстановлено даже в случае акта чтения. Таким восстановлением занимается усилитель в каждом цикле. Для обеспечения возможности длительного хранения информации, производятся циклы чтения данных без выдачи информации за пределы микросхемы, так называемая регенерация.

Для правильной работы динамической памяти все сигналы должны иметь строгую временную последовательность.

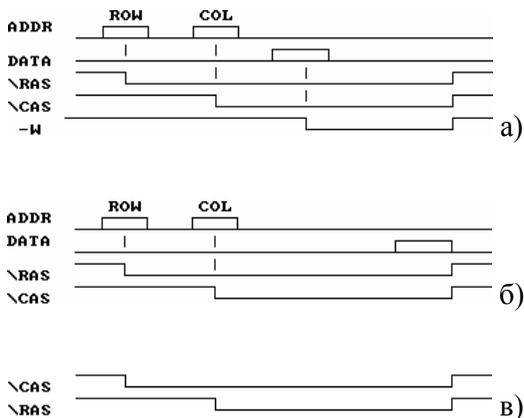


Рис. 3.4. Временная диаграмма работы динамической памяти. а) запись, б) чтение, в) регенерация данных. ROW, COL – части адреса, соответствующие номерам строк и столбцов. Перепады сигналов RAS, CAS и W должны происходить во время, когда напряжения на линиях адреса и данных установились.

Современная динамическая память имеет внутренний счётчик столбцов, для регенерации ей необходимы только сигналы RAS и CAS, подаваемые в обратной последовательности, или только CAS в поздних модификациях микросхем.

Линии данных, по которым память обменивается информацией с остальной системой, называются линии, или шина, данных. Для удобства работы, вычислительные устройства используют группу бит с одновременным доступом. Такая группа называется машинным словом.

Набор микросхем, обеспечивающий необходимую разрядность шины данных, называется банком памяти. Если в системе установлено несколько банков, возможна их параллельная работа для увеличения скорости системы памяти.

### **Задания**

По карте VI-3 На плате П6 стенда ОАВТ исследовать работу обшей шины и оперативного запоминающего устройства.

Адрес устройства для записи данных задаётся переключателями SA1-SA3, разрешения записи – кнопкой SB3.

Данные для записи набираются в счётчике кнопкой SB1.

1. По схеме определить адреса буфера адреса микросхемы памяти и самой микросхемы памяти в режиме записи.
2. Произвести очистку содержимого ячеек памяти, заданных преподавателем.
3. Записать данные в первые ячейки данные, заданные преподавателем, в двоичном и шестнадцатеричном представлениях.
4. Проконтролировать записанное.

### **Контрольные вопросы**

1. Назначение системной шины
2. Какие группы сигналов бывают на шине?
3. Производительность шины. Какие факторы на неё влияют.
4. Примеры шин.
5. Синтезировать схему запоминающих устройств по функциональной схеме Рис. 2.1 и микросхемы K155PY2, использованной в стенде.
6. Параметры классификации памяти.
7. Оперативная память. Основные свойства.

8. Статическая память.

9. Динамическая память. Временные диаграммы рабочих циклов.

## 3. Операционный усилитель

### 3. 1. Определение и параметры

Операционный усилитель (ОУ) — усилитель постоянного напряжения с дифференциальным входом и одним выходом, имеющий высокий коэффициент усиления. Используя разные варианты включения, может выполнять различные операции с аналоговыми сигналами, за что и получил своё название.

ОУ почти всегда используются в схемах с глубокой отрицательной обратной связью, которая, благодаря высокому внутреннему коэффициенту усиления ОУ, полностью определяет коэффициент передачи полученной схемы.

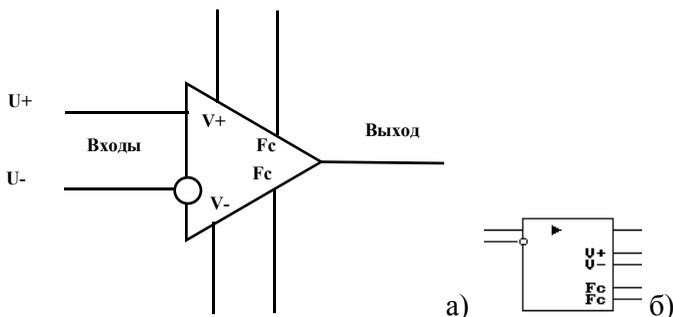


Рис. 3.1. Обозначения ОУ на принципиальных схемах.  $F_c$  – цепи частотной коррекции. К этим выводам чаще всего подключаются конденсаторы, придающие разным каскадам ОУ нужные частотные свойства.

$$U_{\text{Вых}} = K \times (U_+ - U_-). \quad (4.1)$$

Здесь  $K$  – коэффициент усиления прибора. Напряжения  $U_+$  и  $U_-$  отсчитываются от некоторой общей точки. Часто напряжения питания  $V_+$  и  $V_-$  имеют разные знаки и равны по амплитуде для того, чтобы обеспечить получение на выходе двуполярного напряжения. Общая точка иногда совмещена с одним из полюсов питания.

На сложных схемах выводы питания часто не указывают, подразумевая, что известно, куда они подключены.

Среднее входное напряжение между входами  $(U_+ + U_-)/2$  называется синфазным входным напряжением.

Разница  $(U_+ - U_-)$  называется дифференциальным входным напряжением.

Часто рассматривают идеализированный операционный усилитель. Входные сопротивления идеализированного усилителя по обоим входам считаются бесконечными (токи входов бесконечно малы), а выходное сопротивление – нулевым. Коэффициент усиления бесконечен и в идеале независим от условий работы. Для реального прибора входные сопротивления отличны от нуля, это значит, что есть относительно небольшие, но вполне определённые токи входов. Коэффициент усиления является конечной величиной, зависящей от многих факторов, прежде всего от частоты входного сигнала. Определены следующие параметры ОУ:

**а. «Силовые» параметры:**

- Допустимые величины напряжений питания,
- потребляемый от источников питания ток.
- допустимый максимальный выходной ток
- Диапазон допустимых напряжений на входах.
- Мощность, которую может рассеять ОУ.

**б. Параметры, определяющие точность работы:**

- Величина входных токов, разность этих токов для двух входов и изменение этих токов с температурой.
- Напряжение смещения – относительная неточность входных напряжений между двумя входами.
- Зависимость выходного напряжения от величины напряжения питания.
- Напряжение электрического шума, который генерирует ОУ.

**в. Параметры, характеризующие скоростные свойства ОУ:**

- Максимальная скорость нарастания напряжения на выходе.
- Зависимость коэффициента усиления от частоты
- Частота единичного усиления.

- Время, за которое напряжение на выходе ОУ установится с определённой точностью после изменения напряжений на входах.

Чаще всего реальный тип ОУ оптимизируется для достижения требуемых параметров в одной из групп, потому что зачастую условия оптимизации по разным направлениям взаимно противоречивы: например, для достижения высокого быстродействия схема должна иметь значительное энергопотребление. Есть класс так называемых универсальных приборов с относительно средними параметрами.

### 3.2. Схема элементарного ОУ

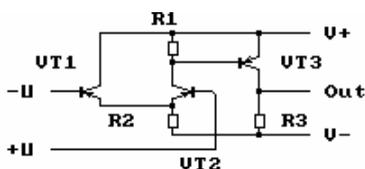


Рис. 3.2. Элементарный операционный усилитель.

Каскад на транзисторах VT1 и VT2 называется дифференциальным, то есть разностным. Пусть напряжения  $U_1$  и  $U_2$  равны. При равенстве напряжений на входах, токи через переходы база-эмиттер транзисторов VT1 и VT2 равны. При этом ток, текущий через резистор R2 делится примерно поровну. Величина резистора R1 выбирается такой, чтобы ток базы транзистора VT3 обеспечивал величину напряжения на резисторе R3 равной примерно величине питания. Относительно средней точки выходное напряжение равно нулю.

Если напряжение на прямом входе  $+U$  больше, чем на инверсном  $-U$ , то базовый, и, следовательно, коллекторный ток транзистора VT2 будет больше тока коллектора VT1. Ток базы транзистора VT3 увеличится, ток его тока коллектора – соответственно тоже увеличится. Выходное напряжение возрастёт.

Реальная схема ОУ может быть значительно сложнее.

### 3.3. Частотные свойства ОУ

#### Модель одного каскада.

Каждый каскад усилителя вносит свою задержку в распространение сигнала через схему. Задержка обусловлена наличием эквивалентной ёмкости всех элементов схемы и конечного сопротивления источника сигнала, через которое перезаряжается эта ёмкость. Модель, иллюстрирующая подобную схему одного каскада, представлена на рисунке.

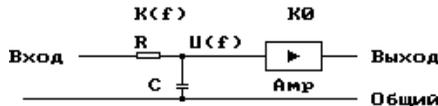


Рис. 3.3. Модель одного каскада усиления с зависимостью усиления от частоты.

$R$  и  $C$  – параметры частотной зависимости, Амр – идеальный усилитель, отражающий факт наличия усиления каскада величиной  $K_0$ .

Определим зависимость усиления модели от частоты. Напряжение на выходе частотно-зависимого делителя

$$U(f) = U_{\text{вх}} \times X_c / (R + X_c) = U_{\text{вх}} \times 1 / (R/X_c + 1),$$

где  $X_c = 1/2\pi fC$ , сопротивление конденсатора.

Коэффициент передачи частотно зависимой части

$$K(f) = U(f)/U_{\text{вх}} = 1/(R/X_c + 1).$$

$$\text{Усиление всей модели } K = U_{\text{вых}}/U_{\text{вх}} = K_0 \times K(f).$$

Усиление схемы, состоящей из нескольких каскадов, удобно представлять на графике в логарифмических координатах. Усиление всей схемы  $K$  является произведением усиления всех каскадов, входящих в схему. При этом логарифм общего усиления является суммой логарифмов усиления каждого каскада, что удобно представлять на графике.

Можно разбить искомую функцию на два интервала:

1. Низкие частоты, где  $X_c \gg R$ , то есть  $1/2\pi fC \gg R$ . Здесь вклад частотно-зависимого звена мал.  $K(f)$  примерно равен единице. Усиление почти постоянно.

2. Высокие частоты, где, наоборот,  $X_c \ll R$ , то есть  $1/2\pi fC \ll R$ . Единицей в знаменателе в (4.х) можно пренебречь.

$$K(f) \approx X_c/R = R/2\pi fC.$$

$$\text{Тогда } \lg K = \lg K_0 + \lg K(f) \approx \lg K_0 + \lg R/2\pi C - \lg f.$$

Частота  $f$ , для которой  $X_c = R$ , соответственно  $f = 1/\pi RC$ , называется частотой среза каскада.

На промежуточных частотах усиление плавно меняется от одной асимптоты к другой.

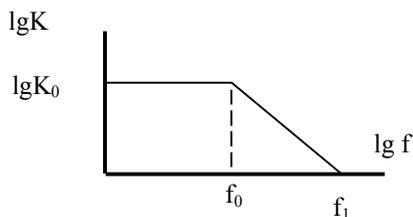


Рис. 3.4. Идеализированная зависимость усиления одного каскада от частоты.

$K_0$  – коэффициент усиления каскада на постоянном токе. При отображении графика в координатах  $\lg K - \lg f$  зависимость усиления одного каскада от частоты аппроксимируется прямыми линиями.  $f_1$  – частота, усиление каскада на которой становится равным единице. Наклон линии на частоте выше  $f_0$  – 6 дБ на октаву или 20 дБ на декаду.

### **Два и более каскадов.**

В случае наличия двух каскадов, включенных последовательно, их коэффициенты усиления умножаются, а на графике в логарифмических координатах – складываются.

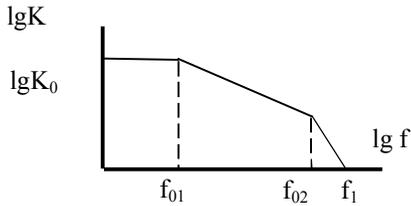


Рис. 3.5. Идеализированная зависимость усиления двух каскадов от частоты.

После частоты  $f_{02}$  наклон кривой увеличивается вдвое.

Не важен порядок включения каскадов, важнее величины их частот среза  $f_{01}$  и  $f_{02}$ . Чаще всего самая низкая и все последующие частоты значительно разнесены. Обычно вторая и последующие частоты среза лежат в области малого усиления, и их часто можно не учитывать. Большую часть характеристики можно рассматривать как зависимость усиления одного каскада от частоты. В этом случае, зная величину усиления на некоторой частоте, можно определить частоту единичного усиления.

### 3. Выходной каскад

Выход играет большую роль в обеспечении надёжности схемы при её эксплуатации. Кроме прочего, выходной каскад имеет ограничение по величине максимального выходного тока. С одной стороны, это снижает риск выхода из строя всей схемы при перегрузке по току. С другой – снижает быстродействие при наличии значительной ёмкости нагрузки, в том числе внутренней ёмкости самого каскада. Следовательно, важный параметр выхода – скорость нарастания напряжения на выходе.

### 3.4. Применение ОУ

#### Повторитель

Схема применяется для усиления сигнала по току. Используется большое входное сопротивление ОУ и относительно низкое – выходное.

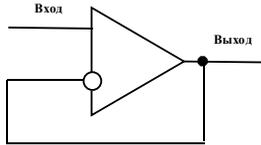


Рис. 3.6. Включение ОУ повторителем

## 1. Компаратор

Можно подать напряжение сигнала непосредственно на входы ОУ, соединив один из входов с общим проводом. Небольшое превышение сигналом нулевого уровня вызовет практически бесконечный рост напряжения на выходе. В реальности величина выходного напряжения ограничена с обеих сторон величинами напряжений питания. При равенстве величин напряжений питания, знак напряжения на выходе будет соответствовать знаку напряжения входного сигнала (или противоположен ему, если в качестве входа сигнала используется инверсный вход). В случае подключения второго входа не к общему проводу, а к источнику напряжения определённой величины, входной сигнал будет сравниваться с этим напряжением.

Такое включение называют режимом компаратора. Компараторы служат для преобразования аналоговых сигналов в цифровые.

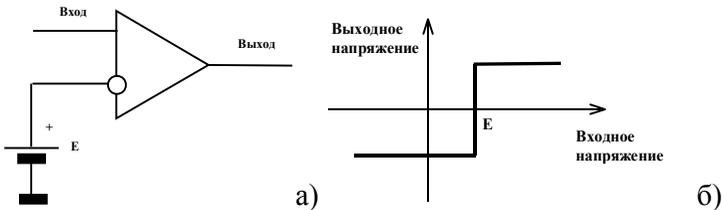


Рис. 3.7. Включение ОУ в режиме компаратора. а) – схема, б) – передаточная характеристика.

## 2. Усилитель

Усиление в общем смысле предполагает изменение амплитуды сигнала, в частности её увеличение:  $K_U = U_{\text{вых}}/U_{\text{вх}}$ . Здесь  $K$  – коэффициент усиления по напряжению. Для усилителя в обычном понимании этого термина,  $K > 1$ .

Так как собственное усиление операционного усилителя достаточно велико, для получения заданного усиления всей схемы используют внешние по отношению к ОУ элементы.

В зависимости от входа, на который подаётся сигнал, усилители на ОУ делятся на неинвертирующие и инвертирующие.

### Неинвертирующий усилитель

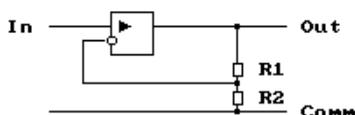


Рис. 3.8. Неинвертирующий усилитель на ОУ.

Входное напряжение усилителя сравнивается с выходным, поделённым резисторным делителем на резисторах  $R_1$  и  $R_2$ . Если выходное напряжение после делителя меньше входного, то ОУ стремится увеличить его, и наоборот. При равенстве этих напряжений схема переходит в стационарный режим.

$U_{\text{OC}} = U_{\text{ВЫХ}} * R_2 / (R_1 + R_2) = U_{\text{ВХ}}$  Таким образом, коэффициент усиления  $K_U = U_{\text{ВЫХ}} / U_{\text{ВХ}} = (R_1 + R_2) / R_2$ .

Достоинство неинвертирующего усилителя – достаточно высокое входное сопротивление, определяемое лишь входным сопротивлением самого ОУ. Недостаток – зависимость свойств ОУ от приложенного синфазного напряжения (может быть критично для высококачественных схем).

### Инвертирующий усилитель

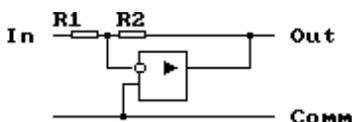


Рис. 3.9. Инвертирующий усилитель на ОУ.

В точке соединения резисторов R1 и R2 суммируются два тока:  $(U_{ВХ} - U_{ОС})/R1$  и  $(U_{ВЫХ} - U_{ОС})/R2$ . Разница этих токов вызывает падение напряжения на входном сопротивлении инвертирующего входа. Если это напряжение положительно, то выходное напряжение ОУ снижается, увеличивая тем самым ток через резистор R2. Так как входное сопротивление ОУ велико, разностный ток стремится к нулю. Соответственно, напряжение на инвертирующем входе – тоже. Тогда соотношения напряжений в равновесии выглядит как  $U_{ВХ}/R1 = U_{ВЫХ}/R2$ . Откуда абсолютная величина  $K_U = R2/R1$ , а сам он отрицательный.

Достоинство инвертирующего усилителя в том, что он может быть просто защищён от перегрузки входным сигналом. Для этого между входами усилителя устанавливаются два встречно включенных кремниевых диода.

Основной недостаток – низкое входное сопротивление, по величине равное сопротивлению резистора R2, величина которого обычно относительно мала при большом коэффициенте усиления. А именно оно является нагрузкой источника сигнала.

### Сумматор

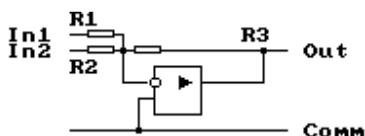


Рис. 3.10. Сумматор аналоговых сигналов на ОУ.

Из анализа инвертирующего усилителя видно, что напряжение на инверсном входе ОУ близко к нулю. В схему течёт ток, величина которого определяется лишь напряжением источника сигнала и величиной входного резистора. Если на инверсный вход будет подключено несколько источников, каждый через свой входной резистор, то взаимного влияния источников друг на друга практически не будет. На этом принципе строится сумматор на ОУ.

### Интегратор и дифференциатор

Можно заменить один из резисторов в инвертирующем усилителе конденсатором.

Ток через ёмкость  $I_c = C \times dU_c/dt$ ,  $C \times dU_{вх}/dt = U_{вых}/R$ .

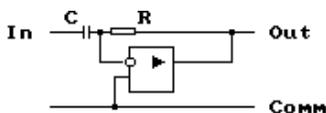


Рис. 3.11. Дифференциатор аналоговых сигналов на ОУ.

Тогда передаточную характеристику первой схемы можно описать выражением  $K_U = U_{вых}/U_{вх} = RC \times dU_{вх}/dt$ . То есть схема выполняет дифференцирование входного напряжения.

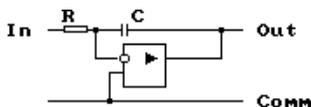


Рис. 3.12. Интегратор аналоговых сигналов на ОУ.

Во втором случае – наоборот  $dU_{вых}/dt = U_{вх}$ , или  $U_{вых} =$  интеграл от  $U_{вх} / (RC)$ . Величину  $RC$  называют постоянной времени дифференцирования или интегрирования соответственно.

### 3. Генератор.

В схемах усилителей применяется отрицательная обратная связь – цепь между выходом схемы и её входом, которая способствует приходу схемы в положение равновесия. В случае использования положительной обратной связи, её действие будет отдалять состояние схемы от равновесия.

Если же действие одной из связей ограничить по времени, то схема будет постоянно находиться около положения равновесия, всё время отклоняясь от него. На этом принципе основана работа релаксационных генераторов.

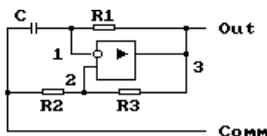


Рис. 3.13. Релаксационный генератор на ОУ.

В момент включения питания схемы конденсатор  $C$  разряжен, на выходе ОУ нулевое напряжение. В силу случайных факторов – напряжения смещения и шумов – смещается (например) в положительную сторону. При этом напряжение на неинвертирующем входе также растёт, ускоряя процесс. Действует положительная обратная связь. В итоге выходное напряжение становится максимально возможным, почти равным положительному напряжению питания ОУ.

С течением времени конденсатор  $C$  заряжается, напряжение на нём также стремится к напряжению питания. В какой-то момент это напряжение превышает напряжение на неинвертирующем входе. Напряжение на выходе ОУ сменит полярность. Процесс будет бесконечно повторяться.

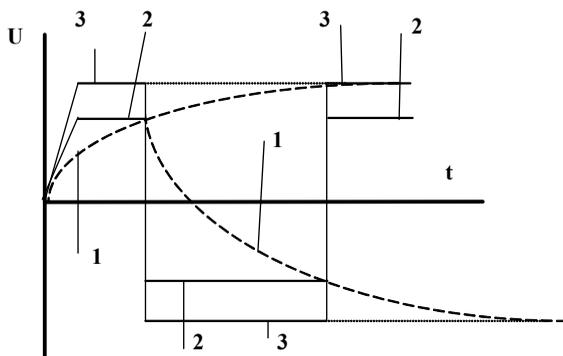


Рис. 3.14. Диаграмма напряжений релаксационного генератора. 1 – инвертирующий вход, 2 – неинвертирующий вход, 3 – выход.

### Задания

Задания выполняются на лабораторном стенде «Операционные усилители». Для выполнения работ необходимо подключить стенд к сети 220 Вольт, включить его выключателем сети.

1. Определение скорости нарастания напряжения на выходе ОУ.

Временем нарастания или спада напряжения называется время, за которое напряжение изменяется от 10% до 90% амплитуды импульса и соответственно наоборот. Скорость нарастания или спада напряжения на-

зывается отношение амплитуды перепада напряжения к времени его изменения.

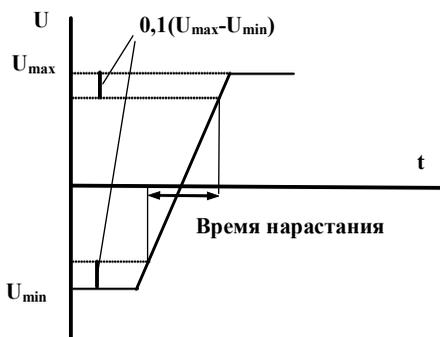


Рис. 3.15. Определение скорости нарастания напряжения.

Задание выполняется на схеме релаксационного генератора.

1. Подключить осциллограф к выходу генератора.
2. Отключить эмулятор ёмкости нагрузки переключателем K2 схемы.
3. Определить время нарастания и спада выходного напряжения ОУ при разных положениях переключателя K1. Объяснить полученный результат.

2. Наблюдение зависимости скорости нарастания выходного напряжения ОУ от величины ёмкости нагрузки.

Выполнить задание 1 при замкнутом переключателе K2 схемы. Сравнить полученные данные с результатами задания 1. Объяснить полученный результат.

3. Измерение напряжения смещения ОУ.

В связи с высокой чувствительностью входов ОУ к статике, измерения параметров входных цепей производятся косвенным путём: напряжения смещения – по измерению выходного напряжения ОУ, вклю-

ченного повторителем; входных токов – по падению напряжения на включенном последовательно с входом сопротивлении.

Задание выполняется на схеме оценки  $f_1$  и входных параметров ОУ стенда.

1. Переключатель S1 установить в положение OFF, переключатели K1, K2 – в положение «замкнуто».

2. Подключить вольтметр постоянного напряжения к выходу ОУ схемы.

3. Записать измеренное значение.

4. Измерение входных токов ОУ.

1. Переключатель S1 установить в положение OFF, переключатели K1, K2 – в положение «замкнуто».

2. Подключить вольтметр постоянного напряжения к выходу ОУ схемы.

3. Разомкнуть выключатель K1, замкнуть выключатель K2 записать напряжение на вольтметре.

4. Замкнуть выключатель K1, разомкнуть выключатель K2 записать напряжение на вольтметре.

Величины сопротивлений R1 и R2 – 3,9 МОм. Учитывая величину напряжения смещения, определить величины входных токов исследуемого ОУ.

5. оценка частоты единичного усиления ОУ в предположении наличия одного полюса на частотной характеристике.

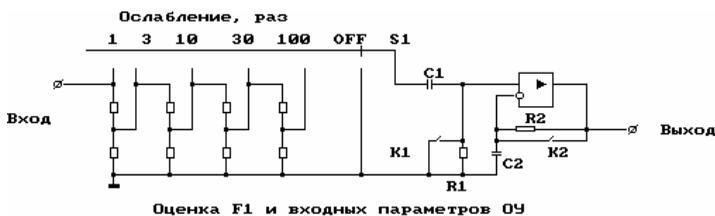


Рис. 3.16. Схема стенда для оценки  $f_1$  и входных параметров ОУ.

Для определения зависимости усиления от частоты на вход операционного усилителя подаётся сигнал через делитель с переменным коэффициентом деления. Источник сигнала – релаксационный генератор стенда. На выходе усилителя фиксируется амплитуда сигнала. Если усиление ОУ достаточное, амплитуда сигнала на выходе будет максимальной. В случае, когда усиления недостаточно, амплитуда выходного сигнала будет уменьшаться. Для оценки коэффициента усиления используется ступень деления, при которой амплитуда выходного сигнала ещё максимальная.

Для обеспечения работы ОУ только на переменном сигнале, используется цепь обратной связи, которая превращает ОУ в повторитель для низких частот. На высоких частотах усиление максимальное.

Переключатель S1 выбирает коэффициент деления делителя с шагом полдекады. Зная амплитуды входного и выходного сигналов и коэффициент деления, можно определить величину усиления операционного усилителя на данной частоте.

1. На осциллографе установить режим работы входа на переменном сигнале (закрытый вход), начальная чувствительность – 2 вольт на деление.

2. На генераторе установить переключатели K1 и K2 в положение «разомкнуто».

3. Подключить осциллограф к входу схемы. Определить амплитуду и частоту входного сигнала.

4. Переключатель S1 установить в положение «1», K1 и K2 исследуемой схемы – в положение «Разомкнуто».

5. Подключить осциллограф к выходу схемы.

6. Переключать переключатель S1 в сторону увеличения ослабления до момента уменьшения амплитуды выходного сигнала. Вернуть переключатель S1 на одно деление назад. Убедиться в увеличении амплитуды сигнала на выходе ОУ до максимальной.

7. Определить амплитуду сигнала на выходе ОУ.

8. Зная частоту, амплитуды входного и выходного сигналов ОУ (с учётом делителя), определить усиление ОУ и частоту единичного усиления по полученным данным.

6. Наблюдение работы усилителя, смесителя, интегратора, дифференциатора

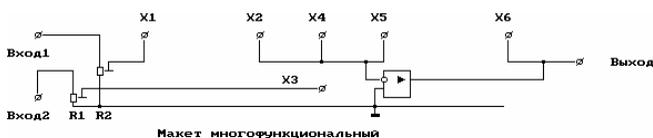


Рис. 3.17. Схема макета многофункционального стенда.

Задание выполняется на макете многофункциональном стенда.

Элементы для построения схем смонтированы в виде перемычек.

Резисторы имеют маркировку белого цвета, конденсаторы – красного цвета. Ширина маркировки пропорциональна величине номинала элемента.

**Табл. 3.1. Элементы для монтажа для макета многофункционального.**

№	Элемент	Номинал	Количество
1.	Резистор	15 кОм	2
2.	Резистор	68 кОм	2
3.	Резистор	330 кОм	2
4.	Конденсатор	1 нФ	1
5.	Конденсатор	10 нФ	1
6.	Конденсатор	100 нФ	1
7.	Конденсатор	680 нФ	1

Для работы по входу 1 используются клеммы X1-X2 схемы, для работы по Входу 2 – X3-X4. Элемент обратной связи подключается к клеммам X5-X6.

Сигналы на входах 1 и 2 используются для наблюдения работы двухвходового сумматора.

Сигнал на входе 2 – для наблюдения работы усилителя, интегратора и дифференциатора.

1. Установить на осциллографе чувствительность 1 Вольт на деление.

Подключить осциллограф к Входу 1 схемы, затем к Входу 2 схемы. Определить амплитуды, частоты и форму входных сигналов.

2. Собрать предложенную схему из выданных преподавателем элементов.

Вращая переменные резисторы R1 и R2, пронаблюдать результаты работы схемы, зарисовать их осциллограммы. Объяснить полученные результаты.

### **Контрольные вопросы**

1. Определение операционного усилителя.
2. Параметры ОУ.
3. Идеализированный ОУ.
4. Минимальная схема реального ОУ.
5. Частотные свойства ОУ.
6. Повторитель.
7. Компаратор.
8. Релаксационный генератор на ОУ.
9. Неинвертирующий усилитель.
10. Инвертирующий усилитель.
11. Сумматор.
12. Интегратор, дифференциатор.

Содержание	
1. Сумматоры.....	2
2. Системная шина и оперативная память.....	8
Системная шина.....	8
Оперативная память.....	11
2.1. Классификация памяти.....	11
2.2. Оперативная память.....	11
2.3. Статическая память.....	12
2.4. Динамическая память.....	13
3. Операционный усилитель.....	17
3.1. Определение и параметры.....	17
3.2. Схема элементарного ОУ.....	19
3.3. Частотные свойства ОУ.....	20
3.4. Применение ОУ.....	22
Литература.....	34

## **Литература.**

1. Шило В.Л. Популярные цифровые микросхемы. М., Радио и связь, 1987 г., 352 с.
  2. Чье Ен Ун. Электроника. Цифровые элементы и устройства: Учеб. пособ. – Хабаровск: Изд-во Хабар. гос. техн. ун-та, 2002. – 97 с.
  3. Лебедев О.Н. Микросхемы памяти и их применение. Радио и связь, 1990. 160 с.
- Гук М. Ю. Аппаратные средства IBM PC. Энциклопедия. Питер, 2006. 1072 с.
4. Синявский В.И., Малкис В.В. Основы построения и применения операционных усилителей. Учебное пособие. Казань, 1997 г., 102 с.



